

Nemonico, Operandos		Descrip.	Ciclos	16-Bit				Bits de estado
				MSb		LSb		
ORIENTADOS AL BYTE								
ADDWF	f, d, a	Suma WREG + f	1	0010	01da	ffff	ffff	C, DC, Z, OV, N
ADDWFC	f, d, a	Suma WREG + Carry bit + f	1	0010	00da	ffff	ffff	C, DC, Z, OV, N
ANDWF	f, d, a	AND WREG * f	1	0001	01da	ffff	ffff	Z, N
CLRF	f, a	Limpia f	1	0110	101a	ffff	ffff	Z
COMF	f, d, a	Complementa f	1	0001	11da	ffff	ffff	Z, N
CPFSEQ	f, a	Compara f con WREG, salta 1 =	1 (2 o 3)	0110	001a	ffff	ffff	No afecta
CPFSGT	f, a	Compara f con WREG, salta 1 >	1 (2 o 3)	0110	010a	ffff	ffff	No afecta
CPFSLT	f, a	Compara f con WREG, salta 1 <	1 (2 o 3)	0110	000a	ffff	ffff	No afecta
DECf	f, d, a	Decrementa f	1	0000	01da	ffff	ffff	C, DC, Z, OV, N
DECFSZ	f, d, a	Decrementa f, Salta 1si 0	1 (2 o 3)	0010	11da	ffff	ffff	No afecta
DCFSNZ	f, d, a	Decrementa f, Salta 1si 0	1 (2 o 3)	0100	11da	ffff	ffff	No afecta
INCF	f, d, a	Incrementa f	1	0010	10da	ffff	ffff	C, DC, Z, OV, N
INCFSZ	f, d, a	Incrementa f, Salta 1si 0	1 (2 o 3)	0011	11da	ffff	ffff	No afecta
INFSNZ	f, d, a	Incrementa f, Skip 1 sino 0	1 (2 o 3)	0100	10da	ffff	ffff	No afecta
IORWF	f, d, a	OR WREG + f	1	0001	00da	ffff	ffff	Z, N
MOVF	f, d, a	Mueve f	1	0101	00da	ffff	ffff	Z, N
MOVFF	f _s , f _d	Mueve f _s (fuente) a f _d (destino)	2	1100	ffff	ffff	ffff	No afecta
				1111	ffff	ffff	ffff	
MOVWF	f, a	Mueve WREG a f	1	0110	111a	ffff	ffff	No afecta
MULWF	f, a	Multiplica WREG con f	1	0000	001a	ffff	ffff	No afecta
NEGF	f, a	Niega f	1	0110	110a	ffff	ffff	C, DC, Z, OV, N
RLCF	f, d, a	Rotar izq. f y el bit de Carry	1	0011	01da	ffff	ffff	C, Z, N
RLNCF	f, d, a	Rotar izq. f (sin bit Carry)	1	0100	01da	ffff	ffff	Z, N
RRCF	f, d, a	Rotar der. f y el bit de Carry	1	0011	00da	ffff	ffff	C, Z, N
RRNCF	f, d, a	Rotar der. f (sin bit Carry)	1	0100	00da	ffff	ffff	Z, N
SETF	f, a	Poner a 1 f	1	0110	100a	ffff	ffff	No afecta
SUBFWB	f, d, a	Restar WREG - f - Carry	1	0101	01da	ffff	ffff	C, DC, Z, OV, N
SUBWF	f, d, a	Restar f - WREG	1	0101	11da	ffff	ffff	C, DC, Z, OV, N
SUBWFB	f, d, a	Restar f - WREG - Carry	1	0101	10da	ffff	ffff	C, DC, Z, OV, N
SWAPF	f, d, a	Intercambia nibbles en f	1	0011	10da	ffff	ffff	No afecta
TSTFSZ	f, a	Test f, salta 1 si 0	1 (2 o 3)	0110	011a	ffff	ffff	No afecta
XORWF	f, d, a	XOR WREG (xor) f	1	0001	10da	ffff	ffff	Z, N

Nemónico, Operandos		Descrip.	Ciclos	16-Bit				Bits de estado
				MSb		LSb		
ORIENTADOS A BIT								
BCF	f, b, a	Poner a cero bit f	1	1001	bbba	ffff	ffff	No afecta
BSF	f, b, a	Poner a uno bit f	1	1000	bbba	ffff	ffff	No afecta
BTFS	f, b, a	Test bit f, Salta 1 si está a cero	1 (2 o 3)	1011	bbba	ffff	ffff	No afecta
BTFS	f, b, a	Test bit f, Salta 1 si está a uno	1 (2 o 3)	1010	bbba	ffff	ffff	No afecta
BTG	f, d, a	Complementa el bit del reg. f	1	0111	bbba	ffff	ffff	No afecta
CONTROL								
BC	n	Saltar si Carry=1; PC=PC+2+2n	1 (2)	1110	0010	nnnn	nnnn	No afecta
BN	n	Saltar si Negativo=1	1 (2)	1110	0110	nnnn	nnnn	No afecta
BNC	n	Saltar si Carry=0	1 (2)	1110	0011	nnnn	nnnn	No afecta
BNN	n	Saltar si Negativo=0	1 (2)	1110	0111	nnnn	nnnn	No afecta
BNV	n	Saltar si Overflow=0	1 (2)	1110	0101	nnnn	nnnn	No afecta
BNZ	n	Saltar si Zero=0	1 (2)	1110	0001	nnnn	nnnn	No afecta
BOV	n	Saltar si Overflow=1	1 (2)	1110	0100	nnnn	nnnn	No afecta
BRA	n	Salto incondicional	2	1101	0nnn	nnnn	nnnn	No afecta
BZ	n	Salto si Zero=1	1 (2)	1110	0000	nnnn	nnnn	No afecta
CALL	n, s	Llamada a subrutina 1º palabra	2	1110	110a	kkkk	kkkk	No afecta
		2º palabra		1111	kkkk	kkkk	kkkk	
CLRWD	—	Limpia el Watchdog	1	0000	0000	0000	0100	TO, PD
DAW	—	Ajuste decimal de WREG	1	0000	0000	0000	0111	C
GOTO	n	Salto incondicional 1º palabra	2	1110	1111	kkkk	kkkk	No afecta
		2º palabra		1111	kkkk	kkkk	kkkk	
NOP	—	Sin Operación	1	0000	0000	0000	0000	No afecta
NOP	—	Sin Operación	1	1111	xxxx	xxxx	xxxx	No afecta
POP	—	Desapila (TOS)	1	0000	0000	0000	0110	No afecta
PUSH	—	Apila (TOS)	1	0000	0000	0000	0101	No afecta
RCALL	n	Llamada relativa; PC=PC+2+2n	2	1101	1nnn	nnnn	nnnn	No afecta
RESET		Reset por software	1	0000	0000	1111	1111	Inicializa todos
RETFIE	s	Return de una subr. de interrup.	2	0000	0000	0001	000a	GIE/GIEH, PEIE/GIEL
RETLW	k	Return con literal en WREG	2	0000	1100	kkkk	kkkk	No afecta
RETURN	s	Return de una subrutina	2	0000	0000	0001	001a	No afecta
SLEEP	—	Entra en modo de bajo consumo	1	0000	0000	0000	0011	TO, PD

Nemónico, Operandos	Descrip.	Ciclos	16-Bit				Bits de Estado	
			MSb		LSb			
OPERACIONES CON LITERALES								
ADDLW	k	Suma literal + WREG	1	0000	1111	kkkk	kkkk	C, DC, Z, OV, N
ANDLW	k	AND literal * WREG	1	0000	1011	kkkk	kkkk	Z, N
IORLW	k	OR literal + WREG	1	0000	1001	kkkk	kkkk	Z, N
LFSR	f, k	Mover literal (12-bit) 2º palabra a FSR(f) 1º palabra	2	1110	1110	00ff	kkkk	No afecta
MOVLB	k	Mover literal a BSR<3:0>	1	0000	0001	0000	kkkk	No afecta
MOVLW	k	Mover literal a WREG	1	0000	1110	kkkk	kkkk	No afecta
MULLW	k	Multiplicar literal con WREG	1	0000	1101	kkkk	kkkk	No afecta
RETLW	k	Return con literal en WREG	2	0000	1100	kkkk	kkkk	No afecta
SUBLW	k	Resta literal - WREG	1	0000	1000	kkkk	kkkk	C, DC, Z, OV, N
XORLW	k	XOR literal con WREG	1	0000	1010	kkkk	kkkk	Z, N
OPERACIONES SOBRE MEMORIA DE PROGRAMA								
TBLRD*		Lectura de tabla	2	0000	0000	0000	1000	No afecta
TBLRD*+		Lectura de tabla con post-incr.		0000	0000	0000	1001	No afecta
TBLRD*-		Lectura de tabla con post-decr.		0000	0000	0000	1010	No afecta
TBLRD*+		Lectura de tabla pre-incr.		0000	0000	0000	1011	No afecta
TBLWT*		Escritura de tabla	2	0000	0000	0000	1100	No afecta
TBLWT*+		Escritura de tabla con post-incr.		0000	0000	0000	1101	No afecta
TBLWT*-		Escritura de tabla con post-decr.		0000	0000	0000	1110	No afecta
TBLWT*+		Escritura de tabla con pre-incr.		0000	0000	0000	1111	No afecta