

Examen de Sistemas Electrónicos Digitales y Sistemas Basados en Microprocesador (Septiembre 2006).

1. (1,25 puntos). Explica los pasos que realiza el pic 18F2550 para procesar una interrupción.
2. (1,25 puntos). Explica el direccionamiento indirecto de los pic 18F2550.
3. (1,25 puntos) ¿Cuánto tiempo tarda el PIC 18F2550 en ejecutar instrucciones al salir del modo SLEEP si el oscilador primario está programado en modo EC? Justifica la respuesta.
4. (1,25 puntos). Explica brevemente el proceso de escritura en la memoria EEPROM.
5. (1,25 puntos). Explica el circuito de transmisión del puerto serie EUSART.
6. (1,25 puntos). Explica brevemente cómo se podría implementar con el pic un circuito que determinara si la frecuencia de una señal está por encima de un cierto umbral.
7. (2,5 puntos) Implementar un reloj en tiempo real que cuente los segundos, minutos y horas utilizando el timer1 y uno o varios cristales con una frecuencia de oscilación de 16.384Hz. Explicar la configuración de los módulos y el programa que implementa la aplicación. Se valorará muy positivamente que la configuración elegida permita reducir el consumo del sistema lo máximo posible.

REGISTRO:

T1CON: TIMER1 CONTROL REGISTER

R/W-0	R-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
RD16	T1RUN	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON
bit 7		bit 0					

- bit 7 **RD16:** 16-Bit bit de habilitación del modo de lectura/escritura de 16 bits
1 =habilita el modo de lectura /escritura de 16 bits en una operación
0 =las lecturas y escrituras se realizan como dos operaciones de 8-bit
- bit 6 **T1RUN:** Bit de estado del oscilador del Timer1
1 =El reloj interno del micro se deriva del oscilador interno del Timer1
0 =El reloj interno del micro se deriva de otra fuente
- bit 5-4 **T1CKPS1:T1CKPS0:** Valor del divisor
11 = 1:8
10 = 1:4
01 = 1:2
00 = 1:1
- bit 3 **T1OSCEN:** Habilitación del oscilador interno del Timer1
1 =El oscilador interno está habilitado
0 =El oscilador interno está deshabilitado
- bit 2 **T1SYNC:** Sincronización del reloj externo del Timer1
Si TMR1CS = 1:
1 = No sincroniza el reloj externo con el interno
0 = Sincroniza el reloj externo con el interno
When TMR1CS = 0:
El bit se ignora. El Timer1 usa el reloj interno si TMR1CS = 0.
- bit 1 **TMR1CS:** Bit de selección de la fuente de reloj para el Timer1
1 =Reloj externo entrada por el pin RC0/T1OSO/T13CK1 (en los flancos de subida)
0 =reloj interno (Fosc/4)
- bit 0 **TMR1ON:** Bit de habilitación del Timer1
1 =Habilita el funcionamiento del Timer1
0 =Para el Timer1

TABLA: TIMER1

Nombre	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTCON	GIE/GIEH	PEIE/GIEL	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBIF
PIR1	SPPIF ⁽¹⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF
PIE1	SPPIE ⁽¹⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE
IPR1	SPPIP ⁽¹⁾	ADIP	RCIP	TXIP	SSPIP	CCP1IP	TMR2IP	TMR1IP
TMR1L	Timer1 parte baja							52
TMR1H	Timer1 parte alta							52
T1CON	RD16	T1RUN	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON

REGISTRO: CCPxCON: CCP CONTROL REGISTER

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
— ⁽¹⁾	— ⁽¹⁾	DCxB1	DCxB0	CCPxM3	CCPxM2	CCPxM1	CCPxM0
bit 7		bit 0					

bit 7-6 No implementado: Se lee como '0'

bit 5-4 DCxB1:DCxB0: Bits del ciclo activo de la señal PWM.

Capture mode:

Unused.

Compare mode:

Unused.

PWM mode:

Estos bits son los LSbs (bit 1 y bit 0) de la señal 10-bit PWM para e ciclo activo. Los 8 bits MSBs (DCx9:DCx2) están en el registro CCPRxL.

bit 3-0 CCPxM3:CCPxM0: Modo de funcionamiento del módulo CCP

0000 = Captura/Comparación/PWM deshabilitado (resets el módulo CCP)

0001 = Reservado

0010 = Comparación, invierte la salida (CCPIF bit se activa)

0011 = Reserved

0100 = Captura, en flanco de bajada

0101 = Captura, en flanco de subida

0110 = Captura, en el 4th flanco de subida

0111 = Captura, en el 16th flanco de subida

1000 = Comparación: inicializa el pin CCP a cero; cuando se da la igualdad, activa el pin CCP

(CCPIF se activa la interrupción)

1001 = Comparación: inicializa el pin CCP a uno; cuando se da la igualdad, desactiva el pin CCP

(CCPIF se activa la interrupción)

1010 = Comparación: genera interrupción por software cuando se da la igualdad (CCPIF se activa,

)

1011 = Comparación: evento especial, reset del timer y comienza una conversión A/D si es módulo es el

CCP2 (CCPIF se activa la interrupción)

11xx = PWM

TABLA:

Nombre	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTCON	GIE/GIEH	PEIE/GIEL	TMR0IE	INT0IE	RBIE	TMR0IF	INT0IF	RBIF
RCON	IPEN	SBOREN ⁽¹⁾	—	RÍ	TÓ	PĐ	POR	BOR
PIR1	SPPIF ⁽²⁾	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF
PIE1	SPPIE ⁽²⁾	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE
IPR1	SPPIP ⁽²⁾	ADIP	RCIP	TXIP	SSPIP	CCP1IP	TMR2IP	TMR1IP
PIR2	OSCFIF	CMIF	USBIF	EEIF	BCLIF	HLVDIF	TMR3IF	CCP2IF
PIE2	OSCFIE	CMIE	USBIE	EEIE	BCLIE	HLVDIE	TMR3IE	CCP2IE
IPR2	OSCFIP	CMIP	USBIP	EEIP	BCLIP	HLVDIP	TMR3IP	CCP2IP
TRISB	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0
TRISC	TRISC7	TRISC6	—	—	—	TRISC2	TRISC1	TRISC0
TMR1L	Timer1 parte baja							
TMR1H	Timer1 parte alta							
T1CON	RD16	T1RUN	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON
TMR3H	Timer3 parte baja							
TMR3L	Timer3 parte alta							
T3CON	RD16	T3CCP2	T3CKPS1	T3CKPS0	T3CCP1	T3SYNC	TMR3CS	TMR3ON
CCPR1L	Capture/Compare/PWM Register 1 parte baja							
CCPR1H	Capture/Compare/PWM Register 1 parte alta							
CCP1CON	P1M1 ⁽²⁾	P1M0 ⁽²⁾	DC1B1	DC1B0	CCP1M3	CCP1M2	CCP1M1	CCP1M0
CCPR2L	Capture/Compare/PWM Register 2 parte baja							
CCPR2H	Capture/Compare/PWM Register 2 parte alta							
CCP2CON	—	—	DC2B1	DC2B0	CCP2M3	CCP2M2	CCP2M1	CCP2M0