

## Ampliación de Arquitecturas de Computadoras

Examen de julio (30/06/2008) Teoría y problemas

Durante el examen no se permiten apuntes ni nada encima de la mesa. El tiempo para la realización de este ejercicio es de **1 hora y 30 minutos**. En caso de duda escribe en el examen tu suposición y continúa.

1. (3 puntos) Se tiene una máquina vectorial con **registros de 32 elementos**, una unidad funcional de cada tipo (ADDV, SUBV, MULTV y DIVV) y un cauce de lectura (LV) y otro de escritura (SV) con la memoria. Cada registro vectorial tiene dos cauces de lectura y uno de escritura. Los tiempos de arranque son 12 para LV y SV; 6 para ADDV y SUBV; 7 para MULTV; y 16 para DIVV. El tiempo de bucle es de 10 ciclos y la frecuencia de reloj es de 150 MHz. Dado el siguiente código vectorial (parte interna de un bucle):

LV	V1, R1
SUBV	V2, V1, V1
MULTV	V3, V2, V1
ADDV	V5, V2, V3
ADDV	V1, V2, V4
SV	R1, V2
SUBV	V3, V3, V1
SV	R2, V3

Calcula  $R_{\infty}$  (MFLOPS) y  $N_v$  suponiendo primero que la máquina no soporta encadenamiento y luego que sí que lo soporta. Para el cálculo de  $N_v$  supondremos que un procesador escalar tarda 20 ciclos en ejecutar ese código por cada elemento. Debe incluirse el código con la representación de la separación de las instrucciones en convoyes y los tiempos de arranque.

2. Se dispone de un programa en el que el 80% del código se puede vectorizar. Suponiendo que se dispone de un procesador vectorial que ejecuta las instrucciones vectoriales 20 veces más rápido que las escalares ¿Cuál será el aumento del rendimiento por el hecho de utilizar este procesador vectorial en lugar de uno escalar? Se dispone de un procesador matricial que va el doble de rápido que el vectorial para las instrucciones vectoriales (para las escalares van igual) ¿Cuál sería el aumento de rendimiento en este caso frente al escalar?
3. Supongamos un control de flujo de **conmutación de paquetes** en la cual los  $W$  primeros flits de un paquete con  $L+W$  flits, contiene cada uno de ellos el canal a tomar para ir al siguiente nodo por orden. Suponiendo que cada uno de **estos  $W$  flits se van descartando** cada vez que se atraviesa un nodo (como en Myrinet por ejemplo), calcula la expresión de la **latencia** de un paquete sin bloqueos hasta llegar a su destino. Dibuja el **diagrama de tiempos**.
4. Explica el algoritmo de encaminamiento completamente adaptativo basado en buffers estructurados o canales virtuales estructurados. Explica cuáles son los inconvenientes de este algoritmo y cómo se puede mejorar.
5. (1 punto) **Describe algorítmicamente**, con pseudo-lenguaje, el algoritmo de encaminamiento parcialmente adaptativo y libre de interbloqueos, basado en el modelo de giro, de primero oeste para mallas 2D.