

## Ampliación de Arquitecturas de Computadoras

Examen de febrero (18/01/2010) **Teoría y problemas**

Durante el examen no se permiten apuntes ni nada encima de la mesa. El tiempo para la realización de este ejercicio es de **1 hora y 45 minutos**. En caso de duda pregunta o escribe en el examen tu suposición y continúa.

1. (2,5 puntos) Se tiene una máquina vectorial con registros de **64 elementos**, dos unidades funcionales de cada tipo (ADDV, SUBV, MULTV y DIVV) y dos cauces de lectura (LV) y otros dos de escritura (SV) con la memoria. Cada registro vectorial tiene cuatro cauces de lectura y dos de escritura. Los tiempos de arranque son 12 para LV y SV; 6 para ADDV y SUBV; 7 para MULTV; y 16 para DIVV. El tiempo de bucle es de 15 ciclos y la frecuencia de reloj es de 500 MHz. Dado el siguiente código vectorial (parte interna de un bucle):

LV	V3, R2
LV	V1, R1
ADDV	V2, V1, V1
DIVV	V3, V3, V1
ADDV	V2, V2, V3
MULTV	V4, V1, V2
SV	R1, V2
SUBV	V3, V2, V1
SV	R2, V3
SUBV	V1, V2, V4

- Calcula  $R_{\infty}$  (MFLOPS) y  $N_{1/2}$  suponiendo primero que la máquina no soporta encadenamiento y luego que sí que lo soporta. Debe incluirse el código con la representación de la separación de las instrucciones en convoyes y los tiempos de arranque.
2. Explica qué problemas surgen con el acceso a la memoria en una máquina vectorial cuando la separación de los elementos de un vector es mayor que 1. Calcula cuál sería la tasa de acceso a una memoria de 4 módulos entrelazados si la separación de los elementos del vector es 5 y el tiempo de acceso a cada módulo es de 3 ciclos de reloj.
3. La arquitectura del procesador Cell (PS3) es muy similar a la de un procesador matricial. Explica las diferencias entre la arquitectura Cell y la matricial SIMD con memoria distribuida local, si las hay, dibujando también una de las dos arquitecturas. ¿Cómo utilizarías el procesador Cell para que fuera funcionalmente similar a un matricial SIMD de 8 elementos de proceso?
4. Describe en algún lenguaje el algoritmo de Primero Oeste para Mallas de dos dimensiones. Dibuja un ciclo del grafo de dependencias, si crees que lo puede haber. Si has encontrado un ciclo, explica la razón por la cual existe un ciclo y sin embargo el algoritmo está libre de interbloqueos.
5. Myrinet utiliza conmutación de paquetes con atajo virtual (Virtual Cut-Through). Calcula la latencia de un paquete sin bloqueos en su camino en una red Myrinet teniendo en cuenta que cada vez que el paquete atraviesa un encaminador se pierde un flit de la cabecera. Dibuja igualmente el diagrama de tiempos suponiendo que atraviesa 3 enlaces.
6. ¿Crees que es posible implementar un algoritmo de encaminamiento libre de interbloqueos en una red toro (n-cubo k-aria), que haga uso de los canales disponibles y que cada canal físico no esté desdoblado en canales virtuales? No importa si la respuesta es negativa o positiva, sólo se valora la coherencia y la profundidad del razonamiento.