

Arquitectura e Ingeniería de los Computadores (Segundo cuatrimestre)

Examen de junio (10/6/2003) Teoría

Durante el examen no se permiten apuntes ni nada encima de la mesa. El tiempo para la realización de esta parte es de 1 hora (a sumar a otras partes). Todas las preguntas cuentan lo mismo.

1. Explica el funcionamiento del protocolo Dragon de coherencia de caché. Se debe incluir el diagrama de transición de estados. Se deben explicar las posibles transacciones indicando el estado de la memoria, de la cache, etc.
2. Supongamos que tenemos tres procesadores que empiezan a ejecutar los siguientes programas cada uno, e inicialmente tanto X como Y valen 0:

P1	P2	P3
X=1	X2=X	Y3=Y
Y1=Y	Y=1	X3=X
	X4=X	Y4=Y

Explicar, razonándolo, para qué modelos de consistencia de la memoria (secuencial, procesador o débil) serían posibles los siguientes resultados:

Resultado 1	Y1=0 X2=1 X4=1 Y3=1 X3=0 Y4=1
Resultado 2	Y1=1 X2=1 X4=1 Y3=1 X3=1 Y4=0

Mostrar un resultado, el que sea, que sea posible con la consistencia secuencial, razonando el por qué.

3. La red multietapa Omega se construye a partir de la permutación de barajado perfecto (rotación a izquierda de bits). Dibuja una red omega unidireccional con 8 entradas y 8 salidas y conmutadores 2x2. Explica algún mecanismo que permita averiguar si habrá bloqueos entre dos caminos con orígenes s y r y destinos d y t respectivamente.
4. El rendimiento de un sistema A viene dado por la expresión $2*n/(n+4)$ y el de un sistema B por $3*n/(n+5)$, donde n es el numero de procesadores. Calcular la expresión del aumento del rendimiento (*speed-up*) para ambos sistemas. Explicar y demostrar matemáticamente cuál de los dos sistemas es más escalable.