

## **Arquitectura e Ingeniería de los Computadores (Segundo cuatrimestre)**

### Examen de Junio (11/6/02) Teoría

Durante el examen no se permiten apuntes ni nada encima de la mesa. El tiempo para la realización de esta parte es de 1h (a sumar a otras partes). Todas las preguntas cuentan lo mismo.

1. Calcular el aumento del rendimiento (*speed-up*) de un programa ejecutándose en una máquina con  $n$  procesadores, suponiendo que este programa tiene un 15% de parte serie (grado de paralelismo 1), un 25% con grado de paralelismo 4, un 20% con grado de paralelismo 6 y el resto (40%) es completamente paralelizable.
2. Explicar la ventaja del modelo de consistencia de liberación frente a la consistencia débil en la que no se distingue entre las operaciones de sincronización de adquisición y liberación. Explica también en qué casos es más ventajoso utilizar la consistencia de procesador frente a la secuencial.
3. Explica qué es una red de interconexión multietapa (MIN). Dibuja el esquema de las partes de las que se compone. Dibuja una red multietapa Omega con conmutadores de dos entradas y dos salidas, la red tiene 8 entradas y 8 salidas. (En la red Omega todas las etapas de permutación son de barajado perfecto salvo la última que no permuta nada.)
4. ¿Por qué en los protocolos de actualización en general, las transferencias de actualización son de palabras sueltas en lugar de líneas completas de caché?  
¿Por qué no se hace lo mismo en los protocolos de invalidación y se invalidan palabras sueltas en lugar de líneas completas?