

PRACTICA 4

Predicción de Fiabilidad

1.Objetivos

Con la presente práctica el alumno debe familiarizarse con el empleo de técnicas para la predicción de Fiabilidad. Estas técnicas de análisis vienen siendo una práctica frecuente durante las fases iniciales del diseño afectando fundamentalmente al proceso de selección de los componentes y contribuyendo a la identificación temprana de los elementos críticos y a la selección de la topología final del sistema.

Existen diferentes estándares tanto militares como comerciales basados en resultados empíricos y prácticos para la predicción de la fiabilidad de sistemas electrónicos. El estándar con más reconocimiento a nivel mundial y el más ampliamente utilizado es el estándar militar americano: **MIL-HDBK-217 "Reliability Prediction of Electronic Equipment"**. Este estándar contiene modelos matemáticos de la tasa de fallos de diferentes categorías de componentes electrónicos, como circuitos integrados, transistores, diodos, resistencias, condensadores, relés, *switches*, conectores, etc.

Básicamente las tareas a llevar a cabo para la predicción de la fiabilidad de un sistema electrónico son los siguientes:

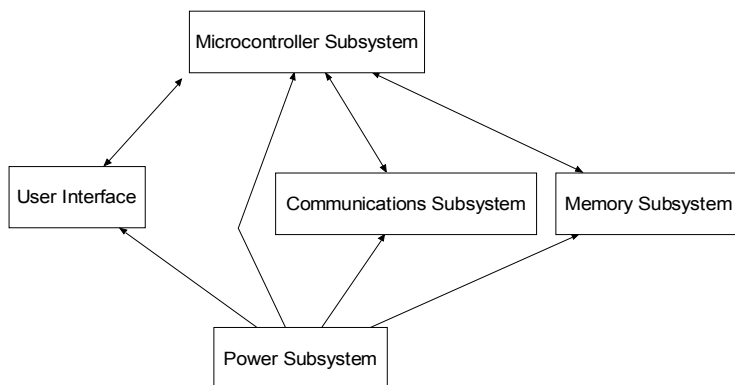
- a) Describir el mismo en base a los subsistemas que lo componen. Se realizarán descripciones jerárquicas guiadas por la funcionalidad de cada uno de los elementos del sistema que concluirán finalmente a nivel de componente.
- b) Se deberá asimismo describir las condiciones generales de funcionamiento del sistema, esto es: el entorno (temperatura, humedad, ...), ciclos de funcionamiento, ...
- c) Se deberá para cada componente del sistema suministrar la información eléctrica necesaria para poder aplicar el estándar seleccionado: valores, tensiones, corrientes, materiales, calidades, encapsulados, etc...

Una vez suministrada toda esta información existen herramientas comerciales que automatizan el cálculo de los diferentes modelos para los diferentes estándares existentes. La tarea del diseñador consistirá por tanto en el análisis e interpretación de los resultados obtenidos, en base a los cuales deberá optimizar la selección de componentes (mejores calidades, mayor rango de funcionamiento, ajuste de tolerancias, encapsulados, ...) para mejorar la fiabilidad u optar por el empleo de técnicas de tolerancia para aquellas aplicaciones de mayor criticidad.

En la presente práctica se empleará un paquete comercial *Relex Reliability Software v7.3* de la empresa con mismo nombre.

2.Descripción

Se realizará el estudio predictivo de un sistema basado en microcontrolador que incorpora comunicaciones RS-232 así como conexión para un pequeño teclado y displays externos. El diagrama de bloques del mismo es el siguiente:



Sin embargo, debido a las restricciones del sw de evaluación disponible, que solamente permite sistemas con un máximo 15 componentes organizados en 4 bloques, y para simplificar al máximo la complejidad y duración de la sesión de prácticas, el alumno deberá considerar tan sólo los bloques de comunicaciones, memoria y microcontrolador.

La lista de materiales empleados en cada uno de los subsistemas es como sigue:

Microcontroller Subsystem				
QTY	REFs	P/N	DESCRIPTION	PACK TYPE
1	U1	80C51	Microcontroller	PLCC44
1	U2	74HCT573	Bus demux	SOIC20
1	Y1	CL12M	12 Mhz Quartz Cristal	HC-49U
2	C1-C2	GRM42-2200	22pF Ceramic Capacitor, 16 V (aplicados 5)	CC1206
3	C3-C4-C5	GRM42-1010	100nF Ceramic Cap 16 V. (aplicados 5)	CC1206
1	C6	ECEV1A	1uF Aluminium Elec.Ca 25V. (aplicados 5)	ECE
1	D1	BAL74	Silicon Diode	SOT23

Memory Subsystem				
QTY	REFs	P/N	DESCRIPTION	PACKAGE
1	U4	AT29C257	Flash Memory	PLCC32
1	U5	MM5256	SRAM Memory	SOIC32
1	U3	74HC00	Quad Nand	SOIC14
3	C7-C8-C9	GRM42-1010	100nF Ceramic Cap. 16 V (aplicados 5)	CC1206

Communications Subsystem				
QTY	REFs	P/N	DESCRIPTION	PACKAGE
1	U6	MAX232	RS-232 Transceiver	SOIC16
4	C10-C11-C12-C13	ECE1VA	1uF Aluminium Elec. Cap 16 V. (aplicados 12)	ECE
1	P1	AMPDB9	DB9 Rs232 Connector	DB9

PCB				
QTY	REFs	P/N	DESCRIPTION	Planos
1	PCB	PCB	Conector thru hole plateados	0

Asimismo introduciremos como componente dentro del nivel jerárquico superior la propia placa de circuito impreso (PCB).

3.Realización

1. Predecir la fiabilidad del sistema anterior de acuerdo al estándar militar MIL-HDBK-217F2. Para ello:

- a) Introducir los datos de forma jerárquica considerando los diferentes subsistemas (*Insert-Child* para los subsistemas, *Insert-Part* para los componentes dentro del subsistema).
- b) Una vez introducidos los datos en la ventana *System Tree* el resto de informaciones necesarias (parte inferior de la ventana) Estos datos son los siguientes:
 - Para cada uno de los componentes y teniendo seleccionada la pestaña de *Parts Table* deberemos rellenar (en caso de que el programa no lo haya hecho automáticamente) cada una de las columnas de la siguiente forma:

Assembly PCB					
	Part Number	Category	Subcategory	Reference Designator	Quantity
1	PCB	Connection	Board with Plated Thru Holes	PCB	1,00
Assembly Microcontroller					
	Part Number	Category	Subcategory	Reference Designator	Quantity
1	80C51	Integrated Circuit	Microprocessor	U1	1,00
2	GRM42-2200	Capacitor	General Ceramic (CK, CKR)	C1-C2	2,00
3	CL12M	Miscellaneous	Quartz Crystal	Y1	1,00
4	74HCT573	Integrated Circuit	Logic, CGA or ASIC	U2	1,00
5	BAL74	Semiconductor	Diode	D1	1,00
6	ECEV1A	Capacitor	Lead Mount, Elec, Alum (CE)	C6	1,00
7	GRM42-1010	Capacitor	General Ceramic (CK, CKR)	C3-C4-C5	3,00
Assembly Communications					
	Part Number	Category	Subcategory	Reference Designator	Quantity
1	MAX232	Integrated Circuit	Linear	U6	1,00
2	ECEV1A	Capacitor	General Ceramic (CK, CKR)	C10-C11-C12-C13	4,00
3	AMPDB9	Connection	General	P1	1,00
Assembly Memory					
	Part Number	Category	Subcategory	Reference Designator	Quantity
1	AT29C257	Integrated Circuit	Memory	U4	1,00
2	MM5256	Integrated Circuit	Memory	U5	1,00
3	GRM42-1010	Capacitor	General Ceramic (CK, CKR)	C7-C8-C9	3,00
4	74HCT00	Integrated Circuit	Logic, CGA or ASIC	U3	1,00

- c) Una vez introducidos los datos anteriores y empleando las pestañas General Data y Prediction Data deberán introducirse los diferentes parámetros para el cálculo predictivo. En esta ocasión y con el objeto de acortar el tiempo necesario para completar la sesión práctica se añadirán tan solo los valores referentes a calidad (comercial), tensiones aplicadas y máximas (sólo para los condensadores), encapsulado (*Nonhermetic: DIPS, PGA, SMT*) y valores (ver tablas iniciales). Para el caso del PCB inicialmente se trabajará sin planos (*#of Circuit Planes 0 o none*). En un caso real introduciríamos también las condiciones de funcionamiento del componente en nuestra aplicación así como los valores de resistencias térmicas. Estas informaciones se deberían extraer de los *datasheets* de los diferentes fabricantes así como de simulaciones eléctricas p.ej *spice*. En esta ocasión dejaremos sin embargo que el programa utilice valores por defecto.
- d) Realizar la predicción *Project-Calculate* (no emplear *allocation* o *misión calculations*) anotando los resultados obtenidos. Asimismo se podrá obtener información gráfica con el menú *Tools-Graph*. Visualizaremos las graficas de tasa de fallos a la temperatura nominal así como de variación de la misma frente a temperatura. Para ver la contribución de cada uno de los subsistemas seleccionaremos la opción *assembly*.
- e) Crear un nuevo proyecto (*Save As...* con nombre diferente) y repetir la predicción y los análisis teniendo variando las siguientes opciones:
- Eliminar los condensadores de desacoplo (los de 100nF-GRM421010-20GE)) y en su lugar utilizar un PCB con planos de alimentación y de masa.
 - Integrar demultiplexor del bus (U2) y puertas (U3) en una pequeña GAL22V10 (dispositivo basado en PLDs-PLAs)
 - Cambiar los condensadores del circuito de comunicaciones por otros de 50V.
2. Determinar la influencia de la temperatura y del entorno sobre el resultado obtenido, para ello modificar dichos parámetros a nivel de sistema completo (seleccionar *system* en el árbol) empleando la pestaña de Calculation Data. Emplear por ejemplo temperaturas entre 25-70°C y entornos fijos pero hostiles (GF,GU) y de vehículo terrestre móvil (GM). Almacenar los resultados para poder compararlos.
3. Calcular mediante un análisis por RBD el impacto sobre el MTBF del sistema de la inclusión de redundancia en el subsistema de comunicaciones. Para ello seleccionando la pestaña de RBD introduciremos de manera gráfica el diagrama:

Insert-Default Figure para el dibujo de los bloques

Set Data Link con el botón derecho sobre cada bloque (habiendo previamente seleccionado un subsistema en el árbol)

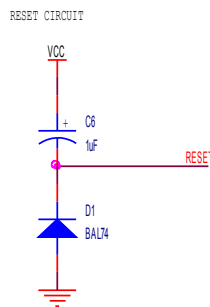
Insertar la redundancia con el botón derecho *Calculation Properties* (cantidad 2, redundancia Standby)

4. Teniendo en cuenta las siguientes probabilidades

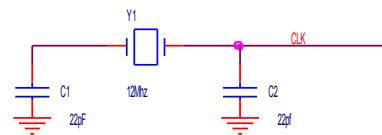
CL12M	Cristal de Cuarzo	Open Circuit: 0.8 – No operation: 0.1
GRM42	Condensador Cerámico	Short Circuit: 0.5 – Open Circuit: 0.1 – Drift: 0.4
ECV1A	Condensador de Aluminio	Short Circuit: 0.3 – Open Circuit: 0.4 – Drift: 0.3
BAL74	Diode	Short Circuit: 0.75, Open Circuit: 0.1, High res: 0.15

Y los siguientes esquemas para la generación del reloj y el reset del microcontrolador:

CIRCUITO DE RESET



CIRCUITO DE RELOJ



Analizar mediante el desarrollo de un árbol de fallos (seleccionando los menus de *Fault Tree Table* de la ventana superior, y *Fault Tree* de la ventana inferior) la probabilidad de los siguientes fallos funcionales del sistema:

- Microcontrolador detenido por reset permanente. Para ello los modos de fallo a considerar son: C6 en abierto, D1 en corto.
- Microcontrolador detenido por fallo de reloj. Considerar los modos de fallo: Y1 en abierto o no funciona, C1 y C2 en corto y abierto.

Para ello, añadir a una puerta OR los eventos para los fallos de la anterior tabla que conducirían al error. Cada evento tiene que estar enlazado con el componente correspondiente (*Set Data Link*). En este paso hay que asegurarse de que el componente no tiene seleccionada la propiedad de reparable en *general data*. A continuación, en las propiedades del evento, se debe indicar la probabilidad de producción del fallo en cuestión, rellenando el campo *Failure Rate Percentage*.

El primer fallo del sistema se representará con una puerta OR de 2 entradas, y el segundo con otra puerta OR de 6 entradas.

Al calcular el proyecto, sobre las puertas aparecerá un número que indica el número de fallos que se producirán cada 10^9 horas.